

<Priority Document Translation>



THE KOREAN INDUSTRIAL
PROPERTY OFFICE

This is to certify that the following application
annexed hereto is a true copy from the records of the
Korean Industrial Property Office.

Application Number : 2000-8517 (Patent)

Date of Application : February 22, 2000

Applicant(s) : HYUNDAI ELECTRONICS INDUSTRIES CO., LTD.

October 11, 2000

COMMISSIONER

대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

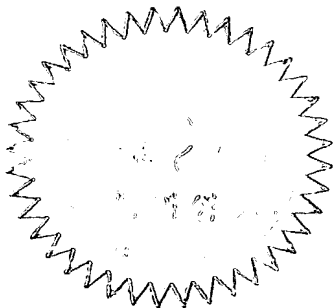
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 8517 호
Application Number

출원년월일 : 2000년 02월 22일
Date of Application

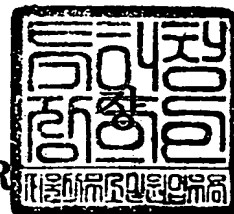
출원인 : 현대전자산업주식회사
Applicant(s)



2000 년 10 월 11 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2000.02.22
【발명의 명칭】	아이엠티 -2000 제어국의 기지국 정합 서브시스템
【발명의 영문명칭】	BTS interface subsystem in IMT-2000 base station controller
【출원인】	
【명칭】	현대전자산업 주식회사
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	문승영
【대리인코드】	9-1998-000187-5
【포괄위임등록번호】	1999-000829-7
【발명자】	
【성명의 국문표기】	정헌주
【성명의 영문표기】	JEONG, HEON JOO
【주민등록번호】	650830-1481011
【우편번호】	423-060
【주소】	경기도 광명시 하안동 주공아파트 903-901
【국적】	KR
【발명자】	
【성명의 국문표기】	권수영
【성명의 영문표기】	KWON, SU YOUNG
【주민등록번호】	650721-1042423
【우편번호】	467-860
【주소】	경기도 이천시 부발읍 아미리 699-7 현대3차 302-209
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 문승영 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	0	면	0	원
【우선권 주장료】	0	건	0	원
【심사청구료】	4	항	237,000	원
【합계】	266,000	원		
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명은 IMT-2000 제어국의 기지국 정합 서브시스템을 제공하기 위한 것으로, 이러한 본 발명은 IMT-2000 제어국의 기지국 정합 서브시스템(BIS)에 ATM 셀 타입 변환 기능과 ATM 스위치 정합 기능을 수행하는 ASS(Assembly Symbol Subsystem)를 다수개 구현함으로써, BIS의 주제어기능을 집중화하여 종래의 분산 제어 기능으로 인한 불필요한 중복 기능 수행을 제거하도록 한다.

【대표도】

도 4

【색인어】

IMT-2000제어국, BIS, ASS, ATM물리계층수행부, 수신다중화부, 송신다중화부, 수신타입변환부, 송신타입변환부

【명세서】

【발명의 명칭】

아이엠티-2000 제어국의 기지국 정합 서브시스템{BTS interface subsystem in IMT-2000 base station controller }

【도면의 간단한 설명】

도1은 종래 IMT-2000 제어국 시스템 블록 구성도,
도2는 도1의 AFDA 내부 블록 구성도,
도3은 도1의 AMDA 내부 블록 구성도,
도4는 본 발명에 의한 IMT-2000 제어국의 BIS 블록 구성도,
도5는 도4의 ASS 내부 블록 구성도.

<도면의 주요 부분에 대한 부호의 설명>

100:BIS	110-140:ASS
111a-111d:E1정합부	112a-112d:ATM 물리계층수행부
113:수신다중화부	114:수신타입변환부
115:프로세서	116:송신다중화부
117:송신타입변환부	118:115Mbps 물리계층수행부
119:광송수신부	

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <13> 본 발명은 차세대 이동통신 시스템(International Mobile Telecommunications-2000; IMT-2000)의 제어국 시스템에 관한 것으로, 특히 IMT-2000 제어국에서 기지국과 인터페이스를 위한 기지국 정합 서브 시스템에 관한 것이다.
- <14> IMT-2000 시스템은 모든 종류의 트래픽(traffic)을 수용할 수 있는 비동기 전송 모드(Asynchronous Transfer Mode; ATM) 방식 전송 기술을 채택하여 정보를 전송한다.
- <15> 도1은 일반적인 IMT-2000 제어국 블록 구성을 보인다.
- <16> IMT-2000 기지국(Base Transceiver Station; BTS)(10)과의 정합 기능을 수행하는 기지국정합서브시스템(BTS Interface Subsystem; BIS)(20)과; 상기 BIS(20)로부터의 ATM 셀을 ATM 방식으로 스위칭하는 ATM 스위치(30)와; 상기 ATM 스위치(30)와 교환국(Mobile services Switching Center; MSC)(70)과의 정합 기능을 수행하는 ATM 다중화 서브시스템(ATM Multiplexing Subsystem; AMS)(40)과; 상기 AMS(40)에서 전송되는 ATM 셀 형태 음성 트래픽 데이터의 트랜스코딩(transcoding) 기능을 수행하는 셀렉션 서브시스템(Selection and Distribution Subsystem; SDS)(50)으로 구성된다.
- <17> 상기 AMS(40)는 상기 ATM 스위치(30)로부터의 ATM 셀을 역다중화하고 셀버스를 통해 전송되는 ATM 셀을 다중화하여 상기 ATM 스위치(30)로 전송하는 셀렉터 다중화/역다중화장치(Selector Multiplexer/Demultiplexer; SMDA)(41)와; 상기 MSC(70)와의 ATM 셀을 다중화/역다중화 하는 SMDA(42)와; 상기 SMDA(41)(42)에서 전송되는 ATM 셀의 종류를

검사하여 AAL2 타입의 음성 데이터 ATM 셀을 상기 SDS(50)로 전송하는 다수개의 STIA(Selector/Transcode interface Assembly)(45-48)로 구성된다.

<18> 그리고 SDS(50)는 상기 AMS(40)와 정합하기 위한 STIA(51)와; 상기 STIA(51)로부터의 음성데이터를 트랜스코딩하는 STBA(Selector/Transcode Board Assembly)(52)로 구성된다.

<19> 상기 BIS(20)는, 상기 BTS(10)로부터 전송되는 ATM 셀을 AAL2 형태 ATM 셀과 AAL5 형태 ATM 셀로 분리하는 기능을 각각 수행하는 4개의 AFDA(ATM Frame/Deframe Assembly)(21-24)와; 상기 4개의 AFDA(21-24)로부터 전송되는 ATM 셀을 다중화하여 상기 ATM 스위치(30)로 전송하고, 상기 ATM 스위치(30)로부터 전송되는 ATM 셀을 상기 4개의 AFDA(21-24)로 역다중화하는 AMDA(ATM Multiplexing/Demultiplexing Assembly)(25)로 구성된다.

<20> 상기 각 AFDA(21-24)의 내부 블럭 구성이 도2에 도시된다.

<21> 각 AFDA(21-24)는, ATM 물리 계층 기능을 수행하며 기지국으로의 E1 라인과 인터페이스하는 4개의 E1 라인 정합부(Line Interface Unit; LIU)(21a-1)-(21a-4)와; 상기 4개의 E1 라인정합부(21a-1)-(21a-4)와 일대일 대응되어, UTOPIA(Universal Test and Operations Physical Interface for ATM; 유토피아) 계층1(level 1) 인터페이스를 수행하는 4개의 UTOPIA 기능 수행부(21b-1)-(21b-4)와; 상기 각 UTOPIA 기능 수행부(21b-1)-(21b-4)에서 전송되는 ATM 셀 중 AAL2(ATM Adaptation Layer 2) ATM 셀을 ATM 스위칭 가능하도록 타입변환하고, ATM 스위칭되어 수신된 ATM 셀을 AAL2 ATM 셀로 변환하는 4개의 타입 변환부(21c-1)-(21c-4)와; 상기 타입변환부(21c-1)-(21c-4)로부터의 ATM 셀을 다중화하여 셀버스 정합부(21e)로 전송하고, 역으로 셀버스 정합부(21e)로부터

의 ATM 셀을 상기 4개의 타입 변환부(21c-1)-(21c-4)로 역다중화하는 4:1 다중화기(21d)와; 상기 4:1 다중화기(21d)에서 전송되는 ATM 셀을 셀버스에 정합시켜 상기 AMDA(25)로 전송하고, 역으로 상기 AMDA(25)로부터의 ATM 셀을 수신하는 셀버스 정합부(21e)로 구성된다.

<22> 상기 AMDA(25)의 내부 블록 구성이 도3에 도시된다.

<23> 상기 4개의 AFDA(21-24)와 상기 ATM 스위치(30) 간 ATM 셀에 대해 AAL5 처리를 수행하는 프로세서(25a)와; 상기 4개의 AFDA(21-24)와 AMDA(25)간에 ATM 셀을 셀버스를 통해 라우팅하기 위한 8비트 셀 라우팅부(25b)와; 상기 8비트 셀라우팅부(25b)에서 전송되는 ATM 셀을 상기 프로세서(25a)로 전송될 셀과 ATM 스위치(30) 측으로 전송될 셀로 구분해주는 8비트 다중화기(25c)와; 상기 8비트 다중화기(25c)에서 전송되는 ATM 셀이 상기 프로세서(25a)에서 AAL5 처리될 수 있도록 ATM 계층 변환 기능을 수행하는 계층 변환부(25d)와; 상기 8비트 다중화기(25c)와 상기 ATM 스위치(30) 사이를 155Mbps로 인터페이스하기 위한 8비트 사용자-네트워크 정합부(User-Network Interface; UNI)(25e)(25f)로 구성된다.

<24> 상기와 같은 일반적인 IMT-2000 제어국의 동작을 BIS(20)의 동작을 중심으로 설명하면 다음과 같다.

<25> 상기 AFDA(21-24)의 각 LIU(21a-1)-(21a-4)는 PM4313 칩과 PM7344 칩 및 MPC860 마이크로 프로세서로 구성된다. PM4313 칩은 E1 라인과 전기적인 인터페이스를 수행하는 칩으로서, 라인 인코딩 및 디코딩 기능을 수행하고 4개 E1 라인을 처리할 수 있다. PM7344는 4개의 E1 라인에 대한 다중화, 역다중화 기능이 있는 ATM 물리계층 기능을 수행한다. MPC860 프로세서는 PM7344칩에서 출력된 ATM 셀을 저장하고 제어 신호를 처리한

다. 이렇게 E1라인을 통해 BTS(10)에서 전송된 ATM 셀은 PM4313칩과 PM7344칩을 거쳐 MPC860 프로세서로 입력되고, 이어 유토피아 기능 수행부(21b-1)-(21b-4)에 입력되면, 유토피아 기능 수행부(21b-1)-(21b-4)는 유토피아 레벨1으로 인터페이스를 수행한 후 ATM 셀을 타입변환부(21c-1)-(21c-4)로 전송한다. 타입변환부(21c-1)-(21c-4)는 ATM 스위치(30)에서 ATM 셀이 ATM 스위칭될 수 있도록 타입변환을 수행한 후 4:1 다중화기(21d)로 전송한다. 그래서 ATM 셀은 셀버스 정합부(21e)를 통해 AMDA(25)로 전송된다.

<26> 이에 AMDA(25)는 4개의 AFDA(21-24)에서 출력된 ATM 셀들을 다중화하여 ATM 스위치(30)로 전송한다.

<27> 이에 ATM 스위치(30)에서 라우팅된 ATM 셀은 AMS(40)로 전송되고, 이에 AMS(40)는 음성 데이터를 SDS(50)로 전송하고 음성데이터가 아닌 ATM 셀을 MSC(70)로 전송하게 된다.

<28> 그러나 이러한 일반적인 BIS는 4개의 AFDA에서 ATM 셀 타입을 변환하도록 하고, AMDA에서 ATM 스위치와의 정합기능을 수행하도록 함으로써, 주제어 기능이 분산되어, 셀버스 정합 기능과 같은 불필요한 기능을 중복 수행하도록 하는 단점이 발생되었다.

<29> 그리고 각 AFDA에서 LIU 당 타입변환부를 구비함으로써, 타입변환부의 소요 수량이 증가되는 단점도 있었다.

【발명이 이루고자 하는 기술적 과제】

<30> 이에 본 발명은 상기와 같은 종래의 제반 문제점을 해소하기 위해 제안된 것으로, 본 발명의 목적은

- <31> IMT-2000 제어국의 기지국 정합 서브시스템(BIS)에 ATM 셀 타입 변환 기능과 ATM 스위치 정합 기능을 수행하는 ASS(Assembly Symbol Subsystem)를 구현함으로써, BIS의 주제어기능을 집중화하여 종래의 분산 제어 기능으로 인한 불필요한 중복 기능 수행을 제거하도록 한 IMT-2000 제어국의 기지국 정합 서브시스템(BIS)을 제공하는 데 있다.
- <32> 상기와 같은 목적을 달성하기 위하여 본 발명에 의한 IMT-2000 제어국의 BIS는,
- <33> BTS에서 E1 라인을 통해 전송되는 ATM 셀이 ATM 스위칭될 수 있도록 타입을 변환하여 상기 ATM 스위치에 정합시키는 ASS(Assembly Symbol Subsystem)가 다수개로 이루어짐을 그 기술적 구성상의 특징으로 한다.
- <34> 상기 각 ASS는,
- <35> BIS의 전반적인 동작을 제어하는 프로세서와;
- <36> E1 라인을 통해 전송되는 데이터의 복구 및 데이터 인코딩 기능을 수행하는 다수개의 E1 정합부와;
- <37> 상기 각 E1 정합부에서 전송되는 E1 프레임 데이터로부터 ATM 셀을 각각 추출하고 ATM 셀 헤더(header)의 에러 정정 및 셀 레이트(rate) 디커플링(decoupling) 기능을 각각 수행하며, 또한 그의 역기능을 각각 수행하여 상기 BTS로 데이터를 전송하는 다수개의 ATM 물리 계층 수행부와;
- <38> 상기 각 ATM 물리계층 수행부에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서로 전송하고 나머지 ATM 셀은 수신타입변환부로 전송하는 수신다중화부와;
- <39> 상기 수신다중화부에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2 ATM 셀로 구분하여 AAL5 ATM 셀은 상기 수신다중화부로 바이패스(bypass)하고, AAL2 ATM 셀은 AAL2' ATM 셀

로 변환하여 상기 수신 다중화부로 전송하는 수신타입변환부와;

- <40> 155Mbps 물리계층 수행부에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서로 전송하고 나머지 ATM 셀은 송신타입변환부로 전송하는 송신다중화부와;
- <41> 상기 송신다중화부에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2' ATM 셀로 구분하여 AAL5 ATM 셀은 상기 송신다중화부로 바이패스하고, AAL2' ATM 셀은 AAL2 ATM 셀로 변환하여 상기 송신다중화부로 전송하는 송신타입변환부와;
- <42> 상기 송신다중화부와 광송수신부 간에 전송되는 ATM 셀을 155Mbps의 전송 속도로 물리계층 기능을 수행하는 155Mbps 물리계층수행부와;
- <43> 상기 155Mbps 물리계층수행부에서 전송되는 데이터를 상기 ATM 스위치에 전송하고, 그의 역과정을 수행하는 광송수신부(optical transceiver)로 구성된 것을 특징으로 한다.

【발명의 구성 및 작용】

- <44> 이하, 상기와 같은 본 발명에 의한 IMT-2000 제어국의 BIS를 첨부된 도면에 의거 상세히 설명하면 다음과 같다.
- <45> 도4는 본 발명에 의한 IMT-2000 제어국의 BIS 블록 구성도이다.
- <46> 본 발명에 의한 BIS(100)는, IMT-2000 BTS(10)에서 E1 라인을 통해 전송되는 ATM 셀이 ATM 스위칭될 수 있도록 타입을 변환하고 상기 ATM 스위치(30)에 정합시키는 ASS(Assembly Symbol Subsystem)(110-140)를 설정개수로 구비한다.
- <47> 상기 ASS의 설정개수는 상기 E1 라인의 수에 따라 결정된다.

<48> 상기 ASS(110-140)는 도5에 도시된 바와 같이, BIS(100)의 전반적인 동작을 제어하는 프로세서(115)와; E1 라인을 통해 전송되는 데이터의 복구 및 데이터 인코딩 기능을 수행하는 다수개의 E1 정합부(111a-111d)와; 상기 각 E1 정합부(111a-111d)에서 전송되는 E1 프레임 데이터로부터 ATM 셀을 각각 추출하고 ATM 셀 헤더(header)의 에러 정정 및 셀 레이트(rate) 디커플링(decoupling) 기능을 각각 수행하며, 또한 그의 역기능을 각각 수행하여 상기 BTS(10)로 데이터를 전송하는 다수개의 ATM 물리 계층 수행부(112a-112d)와; 상기 각 ATM 물리계층 수행부(112a-112d)에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서(115)로 전송하고 나머지 ATM 셀은 수신타입변환부(114)로 전송하는 수신다중화부(113)와; 상기 수신다중화부(113)에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2 ATM 셀로 구분하여 AAL5 ATM 셀은 상기 수신다중화부(113)로 바이패스(bypass)하고, AAL2 ATM 셀은 AAL2' ATM 셀로 변환하여 상기 수신 다중화부(113)로 전송하는 수신타입변환부(114)와; 155Mbps 물리계층 수행부(118)에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서(115)로 전송하고 나머지 ATM 셀은 송신타입변환부(117)로 전송하는 송신다중화부(116)와; 상기 송신다중화부(116)에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2' ATM 셀로 구분하여 AAL5 ATM 셀은 상기 송신다중화부(116)로 바이패스하고, AAL2' ATM 셀은 AAL2 ATM 셀로 변환하여 상기 송신다중화부(116)로 전송하는 송신타입변환부(117)와; 상기 수신다중화부(113)와 광송수신부(119) 간에 전송되는 ATM 셀을 155Mbps의 전송 속도로 물리계층 기능을 수행하는 155Mbps 물리계층수행부(118)와; 상기 155Mbps 물리계층수행부(118)에서 전송되는 데이터를 상기 ATM 스위치(30)에 전송하고, 그의 역과정을 수행하는 광송수신부(optical transceiver)(119)로 구성된다.

<49> 상기 E1 정합부의 개수는 상기 ASS 당 수용되는 E1라인 전체 수에 따라 결정되고,

각 E1정합부는 4개 E1 라인을 수용한다.

<50> 그리고 상기 각 E1 정합부(11a-111d)는 PM4314칩으로 구성되고, 상기 각 ATM 물리 계층 수행부(112a-112d)는 PM7344칩으로 구성되며, 상기 155Mbps 물리계층 수행부(118)는 PM5346 칩으로 구성된다.

<51> 상기와 같은 본 발명에 의한 IMT-2000 제어국의 BIS의 작용을 설명하면 다음과 같다.

<52> 먼저, BTS(10)에서 ATM 스위치(30)로 ATM 셀을 전송할 때 BIS(100)의 정합 기능을 설명한다.

<53> BTS(10)로부터 4개의 E1 라인을 통해 ATM 셀을 수신하면 PM4314(111a-111d)는 데이터복구 및 데이터 인코딩 기능을 수행하고, E1 프레임 데이터를 PM7344칩(112a-112d)으로 전송한다. 그러면 PM7344칩(112a-112d)은 수신된 E1 프레임데이터로부터 ATM 셀을 추출하고 ATM 셀헤더의 에러 정정 및 셀 레이트 디커플링 기능 등의 물리계층 기능을 수행한다.

<54> 추출된 ATM 셀은 수신 다중화부(113)로 전송되고, 그러면 수신 다중화부(113)는 수신 ATM 셀을 구분하여, 내부제어신호인 ATM 셀은 프로세서(115)로 전송하고, 나머지 ATM 셀은 수신 타입변환부(114)로 전송한다.

<55> 그래서 수신 타입변환부(114)는 수신 ATM 셀을 AAL5 ATM 셀과 AAL2 ATM 셀로 구분하여 AAL5 ATM 셀은 다시 수신다중화부(113)로 바이패스한다. 그리고 AAL2 ATM 셀은 ATM 스위칭될 수 있도록 AAL2' ATM 셀로 변환한다. 여기서 AAL2' ATM 셀은 AAL2 ATM 셀에 실린 다중 사용자 음성 데이터를 사용자별로 추출하여 사용자별 데이터로 만들어진 하나의

ATM 셀로서, ATM 스위칭될 수 있는 셀이다. 이렇게 AAL2' 로 변환된 ATM 셀은 다시 수신다중화부(113)로 전송된다.

<56> 그래서 수신다중화부(113)는 수신 ATM 셀을 155Mbps 물리계층수행부(118)로 전송하고, 155Mbps 물리계층수행부(118)는 155Mbps로 인터페이스하여 광송수신부(119)를 통해 ATM 스위치(30)로 전송한다.

<57> 다음으로, ATM 스위치(30)에서 BTS(10)로 ATM 셀을 전송할 때 BIS(100)의 정합 기능을 설명한다.

<58> ATM 스위치(30)로부터 광송수신부(119)를 통해 PM5346(118)을 거쳐 송신다중화부(116)로 전송된 ATM 셀들 중, 내부 제어신호를 실은 ATM 셀은 MPC860 프로세서(115)로 전송되고 나머지 ATM 셀은 송신타입변환부(117)로 전송된다.

<59> 그래서 송신타입변환부(117)는 수신받은 ATM 셀들 중에서 AAL5 ATM 셀은 다시 송신다중화부(116)로 바이패스하고, AAL2' ATM 셀은 AAL2 ATM 셀로 타입변환을 한 후 송신다중화부(116)로 전송한다. 이에 송신다중화부(116)는 송신 타입변환부(117)로부터 전송된 ATM 셀을 ATM 물리계층수행부(112a-112d)로 역다중화하게 된다. 그래서 해당 ATM 물리계층수행부(112a-112d)와 해당 E1 정합부(111a-111d)를 거쳐 BTS(10)로 전송된다.

【발명의 효과】

<60> 이상에서 살펴본 바와 같이, 본 발명은 IMT-2000 제어국의 BIS를 BTS로부터의 ATM 셀 타입 변환 기능과 ATM 스위치 정합 기능을 수행하는 다수개의 ASS로 구현함으로써,

BIS의 주제어기능을 집중화하여 종래의 분산 제어 기능으로 인한 불필요한 중복 기능 수행을 제거한 효과가 있다. 그리고 ASS 보드 추가만으로 가입자 수를 증량할 수 있는 효과도 있다.

【특허청구범위】**【청구항 1】**

IMT-2000 제어국에서 ATM 스위치와 기지국(BTS) 간 정합을 위한 기지국 정합 서브시스템(BTS Interface Subsystem; BIS)에 있어서,

상기 BTS에서 E1 라인을 통해 전송되는 ATM 셀이 ATM 스위칭될 수 있도록 타입을 변환하여 상기 ATM 스위치에 정합시키는 ASS(Assembly Symbol Subsystem)가 다수개로 구성된 것을 특징으로 하는 IMT-2000 제어국의 기지국 정합 서브시스템(BIS).

【청구항 2】

제 1 항에 있어서, 상기 각 ASS는,

BIS 의 전반적인 동작을 제어하는 프로세서와;

E1 라인을 통해 전송되는 데이터의 복구 및 데이터 인코딩 기능을 수행하는 다수개의 E1 정합부와;

상기 각 E1 정합부에서 전송되는 E1 프레임 데이터로부터 ATM 셀을 각각 추출하고 ATM 셀 헤더(header)의 에러 정정 및 셀 레이트(rate) 디커플링(decoupling) 기능을 각각 수행하며, 또한 그의 역기능을 각각 수행하여 상기 BTS로 데이터를 전송하는 다수개의 ATM 물리 계층 수행부와;

상기 각 ATM 물리계층 수행부에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서로 전송하고 나머지 ATM 셀은 수신타입변환부로 전송하는 수신다중화부와;

상기 수신다중화부에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2 ATM 셀로 구분하여

AAL5 ATM 셀은 상기 수신다중화부로 바이패스(bypass)하고, AAL2 ATM 셀은 AAL2' ATM 셀로 변환하여 상기 수신 다중화부로 전송하는 수신타입변환부와;

155Mbps 물리계층 수행부에서 전송되는 ATM 셀 중 내부 제어신호는 상기 프로세서로 전송하고 나머지 ATM 셀은 송신타입변환부로 전송하는 송신다중화부와;

상기 송신다중화부에서 전송되는 ATM 셀을 AAL5 ATM 셀과 AAL2' ATM 셀로 구분하여 AAL5 ATM 셀은 상기 송신다중화부로 바이패스하고, AAL2' ATM 셀은 AAL2 ATM 셀로 변환하여 상기 송신다중화부로 전송하는 송신타입변환부와;

상기 수신다중화부와 광송수신부 간에 전송되는 ATM 셀을 155Mbps의 전송 속도로 물리계층 기능을 수행하는 155Mbps 물리계층수행부와;

상기 155Mbps 물리계층수행부에서 전송되는 데이터를 상기 ATM 스위치에 전송하고, 그의 역과정을 수행하는 광송수신부(optical transceiver)로 구성된 것을 특징으로 하는 IMT-2000 제어국의 BIS.

【청구항 3】

제 1 항에 있어서,

상기 ASS의 설정개수는 상기 E1 라인의 수에 따라 결정되는 것을 특징으로 하는 IMT-2000 제어국의 BIS.

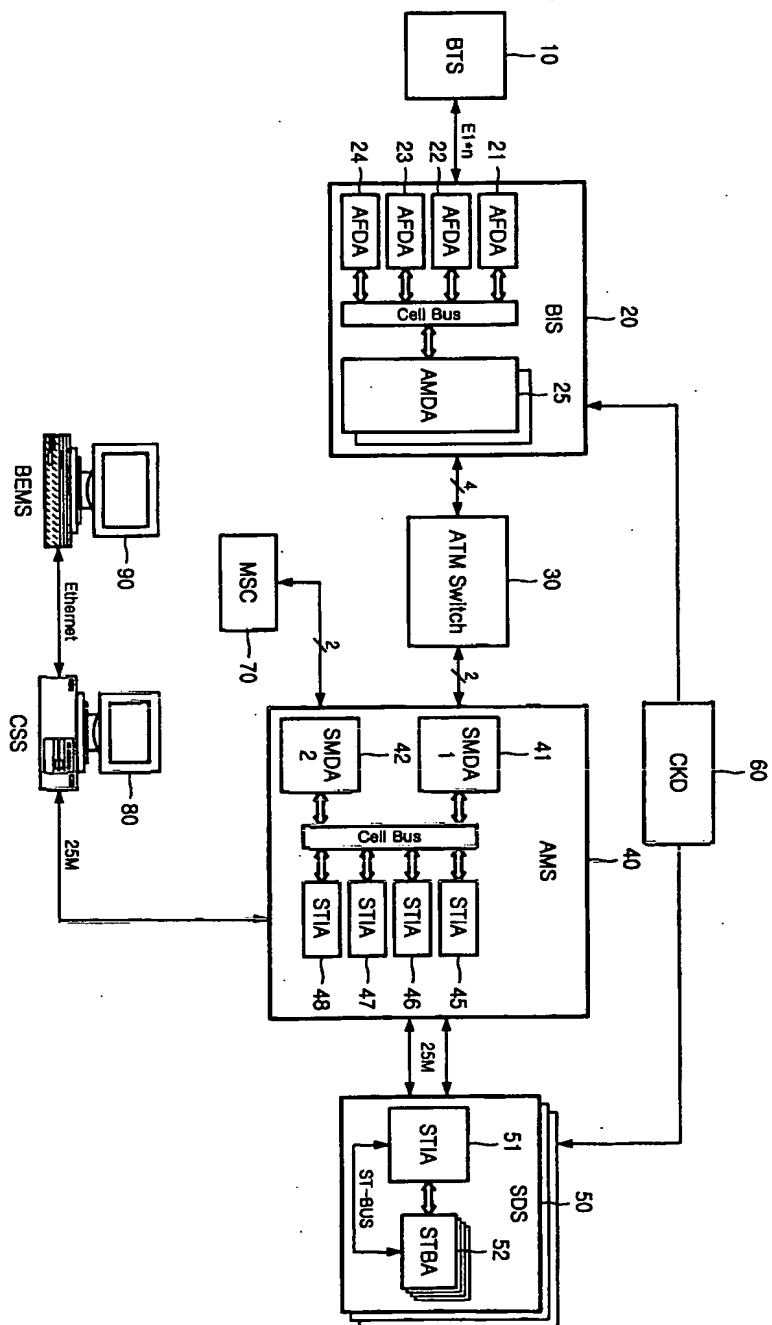
【청구항 4】

제 2 항에 있어서,

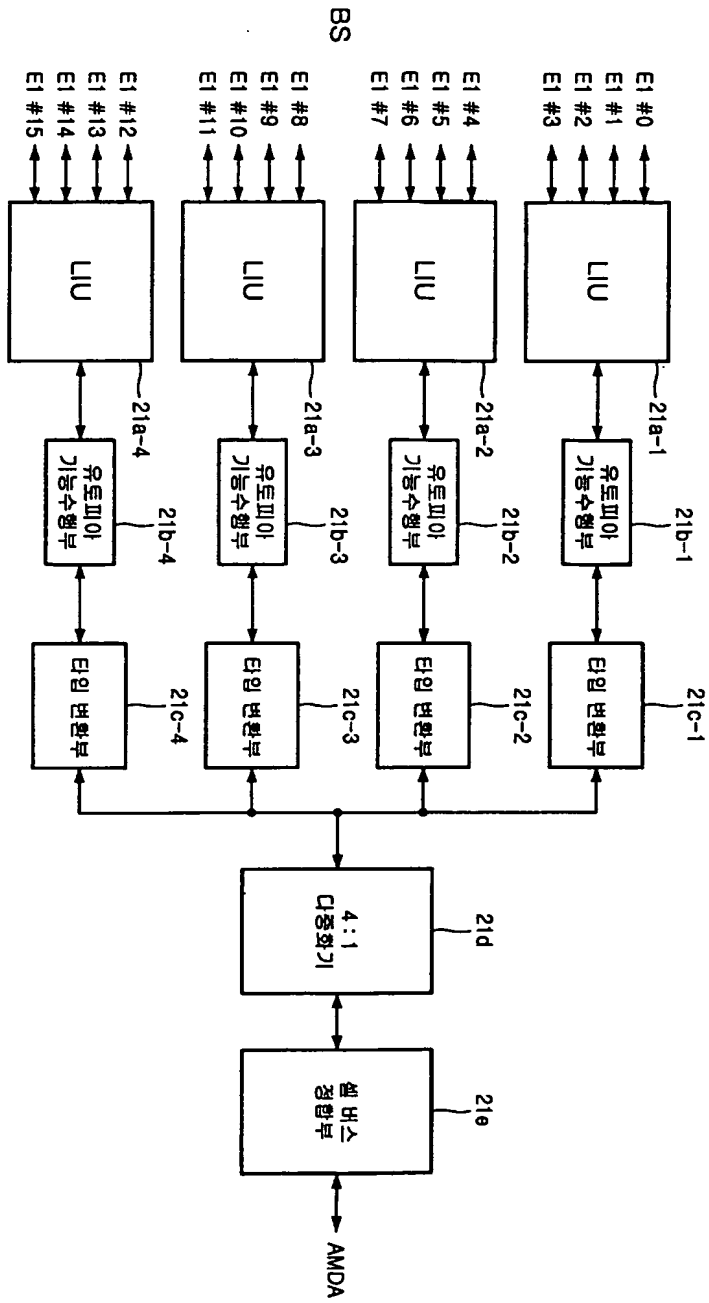
상기 E1 정합부의 개수는 상기 ASS 당 수용되는 E1라인 전체 수에 따라 결정되고,
각 E1정합부는 4개 E1 라인을 수용하는 것을 특징으로 하는 IMT-2000 제어국의 BIS.

【도면】

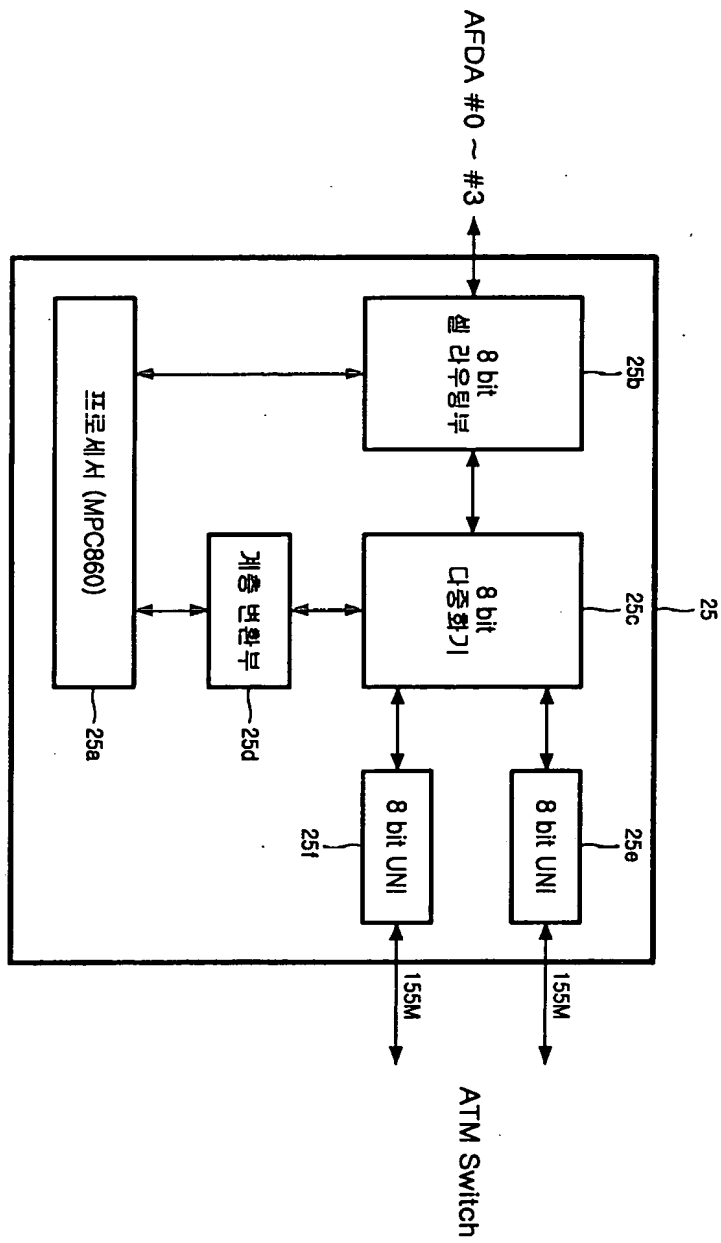
【도 1】



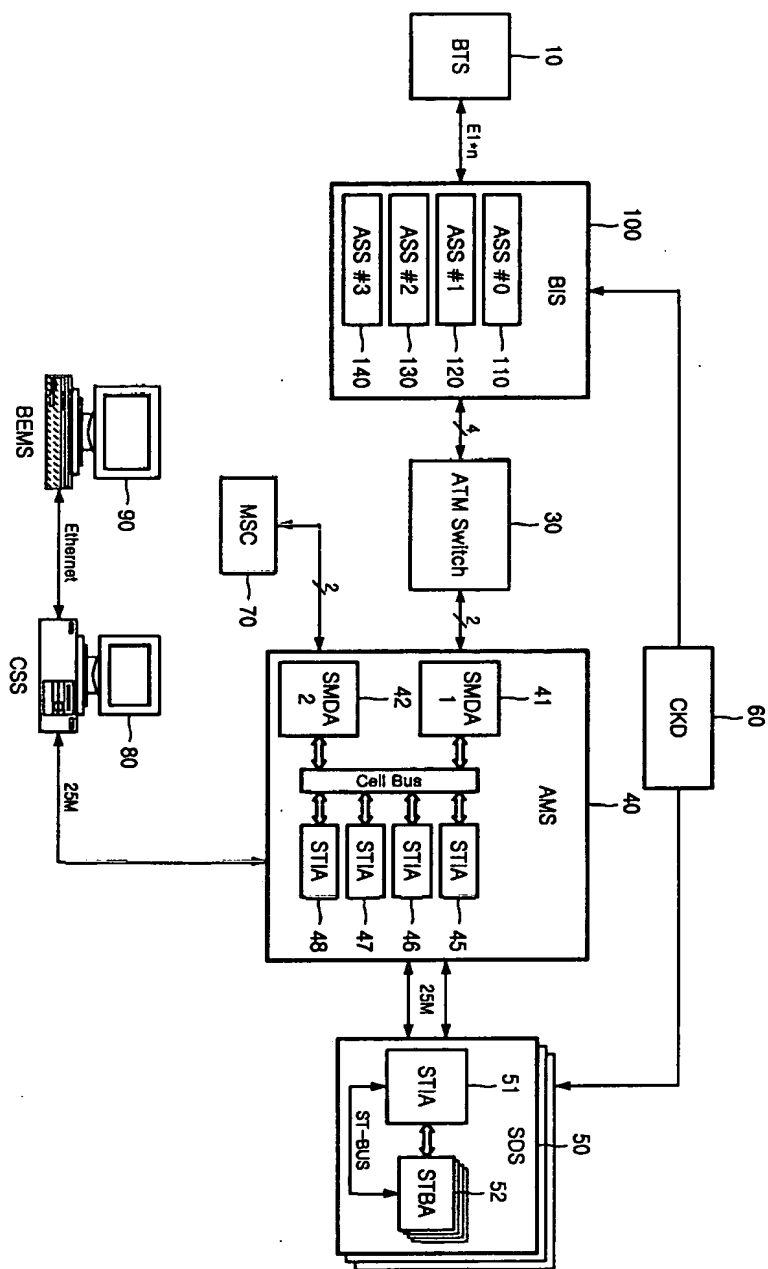
【도 2】



【도 3】



【도 4】



【도 5】

